

Sistema para emulación, adquisición y procesamiento de datos para matrices de sensores.

Nicolás Catalano

Dependencia: Departamento de Ingeniería en Telecomunicaciones

Tel: 4967

Email: nicolas.catalano@cab.cnea.gov.ar

Codirector:

Dependencia:

Tel:

Email:

Lugar: Departamento de Ingeniería en Telecomunicaciones

Horas de Práctica: El número de horas de práctica será mayor a 200.

Motivación: El procesamiento de señales provenientes de una matriz de sensores es una técnica cada vez más utilizada en diferentes ámbitos, por ejemplo: radiofrecuencia y microondas para telecomunicaciones, ondas acústicas para prospección sísmica y señales biomédicas para la generación de imágenes y diagnóstico de enfermedades. Contar con la información de cada sensor permite, a través de técnicas de procesamiento digital, sintetizar patrones de recepción, estimar la dirección de arribo de señales de interés y filtrar interferencias, entre otras posibilidades. Para poder sacar provecho a estas técnicas se requiere adquirir las señales de los sensores de forma coherente.

En el grupo LIAT, del Departamento de Ingeniería en Telecomunicaciones, estamos desarrollando una plataforma de adquisición coherente de 16 canales con una velocidad de muestreo de 64 M muestras por segundo por canal para la implementación y estudio de receptores de radiofrecuencia con conformación digital de haz empleando técnicas de radio definida por software (SDR) para aplicaciones satelitales.

Esta tecnología permitirá diseñar una estación terrena sin partes móviles capaz de dar servicio a múltiples satélites simultáneamente, permitiendo acompañar la drástica expansión de las constelaciones de satélites que se prevé para los próximos años.

Objetivos: Diseño y simulación de un emulador de matriz de sensores de 16 elementos para ensayos en laboratorio.

Diseño, simulación y puesta en marcha de código para el control, mediante una FPGA, de una placa de adquisición con convertor analógico-digital AD9249 de 16 canales a 64 M muestras por segundo.

Diseño, simulación y puesta en marcha de código para la interfaz entre la placa de adquisición y una PC.

Diseño, simulación y puesta en marcha de código para procesamiento paralelo de las señales adquiridas de los 16 canales (en la FPGA o en la PC).

Cronograma: Primer semestre

Estudio de aplicaciones con matrices de sensores (conformación de haz, detección de dirección de arribo, etc.)

Estudio de diferentes tipos de arreglos de antenas (lineales, circulares, planos, etc.)

Estudio del ADC, de la placa de adquisición y de la placa de control

Especificación del core de interfaz con el ADC

Especificación, diseño y simulación del emulador de matriz de sensores

Puesta en marcha del entorno de desarrollo

Segundo semestre

Implementación (diseño/simulación) del core de interfaz

Construcción y caracterización del emulador de matriz de sensores

Especificación e implementación de la etapa de procesamiento

Tercer semestre

Puesta en marcha del sistema de adquisición

Caracterización del sistema de adquisición

Redacción del informe final

Carga horaria: Dado que el proyecto incluye tanto diseño, como construcción y caracterización de hardware y software, la carga horaria para Proyecto y Diseño superará las 200 hs.

Plan de Formación: El plan de carrera de Ingeniería en Telecomunicaciones contempla selección de dos materias optativas. Además se buscarán cursos en el instituto que estén relacionados con la temática. Dado que aún no se han definido los cursos optativos que se dictarán en

Información adicional: